动能世纪
ACTION DYNAMIC

XN297L

技术参考手册

2.4GHz 单片高速无线收发芯片

当前版本: 4.8

发布日期: 2016.05

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

修订历史

版本	修订时间	更新内容	相关文档
V4.8	2016.05	1、深圳公司地址； 2、SPI 速率调整，休眠模式和待机模式-Ⅰ，SPI 最高速率修改为 1Mbps，其它状态 SPI 最高速率为 4Mbps；	《02_XN297L 硬件设计和调试参考》 《03_XN297L 软件设计和调试参考》 《04_XN297L_RFdemo》 《06_XN297L 与 XN297 的区别》 《07_XN297L_Time_set》 《08_XN297LCU_直插模组》 《09_XN297LBW 使用手册》 《11_XN297L 250Kbps 使用说明》 《16_XN297L 安规设计和调试参考》

目 录

图 清 单

表 清 单

缩 略 语

ACK	应答
BER	误码率
CRC	循环冗余检查
FIFO	先入先出
GFSK	高斯频移键控
ISM	工业、科学和医学频段
LSB	最低有效位
MCU	微控制器单元
PID	数据包识别
PLL	锁相环
PRX	主接收器
PTX	主发射器
RF	射频
RFID	射频识别
RSSI	接收信号强度指示
SPI	串行外设接口
STB	机顶盒
TDD	时分双工

1 概述

XN297L 芯片是工作在 2.400~2.483GHz 世界通用 ISM 频段的单片无线收发芯片。XN297L 采用嵌入式基带协议引擎，适用于超低功耗无线应用。

XN297L 是一款高度集成的 RF 收发器，仅由一个 MCU（微控制器）和少量外部无源组件组成，可以构建无线应用的无线系统。通过外设接口（SPI）可以操作和配置 XN297L，XN297L 所有寄存器都可以通过 SPI 接口进行读或写操作。

XN297L 运行在 TDD 模式，既可以作为发送器，也可以作为接收器。嵌入式基带引擎支持基于数据包通信的普通模式到增强模式的各种模式。MCU 通过操作 XN297L 内部 FIFO 来进行与 XN297L 的数据交互，内部基带支持基于数据包通信的普通模式和增强型模式，增强型模式可以提升链路层应用的效率。XN297L 采用 GFSK 调制，可配置频率信道，输出功率和接口数据速率等射频参数。XN297L 支持 2Mbps，1Mbps 和 250Kbps 的数据速率。对于长距离应用，输出功率可以调节高达 11dBm，对于短距离和超低功率应用，输出功率可以低至 0dBm。

当前版本与早期版本的 XN297L 和 XN297 兼容。XN297L 的外部无源元件数量少于 XN297，因此可提高 RF 规格余量，以满足 RF 监管标准。

1.1 主要特性

- 无线
  - 通信频段：2.400GHz ~2.483GHz
  - 数据速率：2Mbps, 1Mbps, 250Kbps
  - 调制方式：GFSK
- 射频综合器
  - 完全集成频率合成器
  - 1Mbps/2Mbps模式（晶振精度±60ppm）
  - 250kbps模式（晶振精度±20ppm）
- 发射器
  - 输出功率：11, 9, 5, -1, -10 or -23dBm
  - 18mA@2dBm
  - 30mA@9dBm
- 接收器
  - -83dBm@2Mbps
  - -87dBm@1Mbps
  - -91dBm@250Kbps
- 协议引擎

- 支持1到32字节或64字节数据长度
- 支持自动应答及自动重传
- 6个接收数据通道构成1:6的星状网络

■ 电源管理

- 集成电压调节器
- 工作电压：2.2~3.3V
- 2uA断电模式
- 30uA待机-Ⅰ模式

■ 主机接口

- 支持4引脚和3引脚SPI
- 高达4Mbps的SPI接口速率
- 支持两个独立的32字节TX和RX FIFOs
- 支持一个64字节的TX和RX FIFOs

■ 封装

- 封装：SOP8
- QFN20(3×3mm)

1.2 系统结构方框图

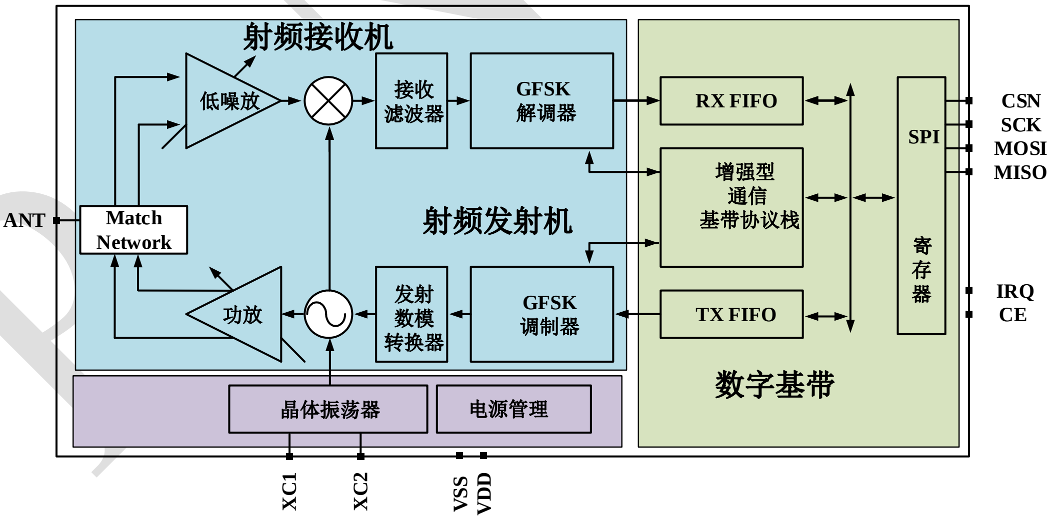

图 1-1 XN297L 芯片系统结构方框图

1.3 典型应用

- 电视和机顶盒遥控
- 无线鼠标和键盘

- 玩具和无线音频
- 无线游戏手柄
- 有源无线标签
- 智能家居及安防系统

2 引脚定义和说明

2.1 引脚定义

XN297L 芯片 QFN20 3×3 封装形式的引脚图如图 2-1 所示。SOP8 封装形式如图 2-2 所示。

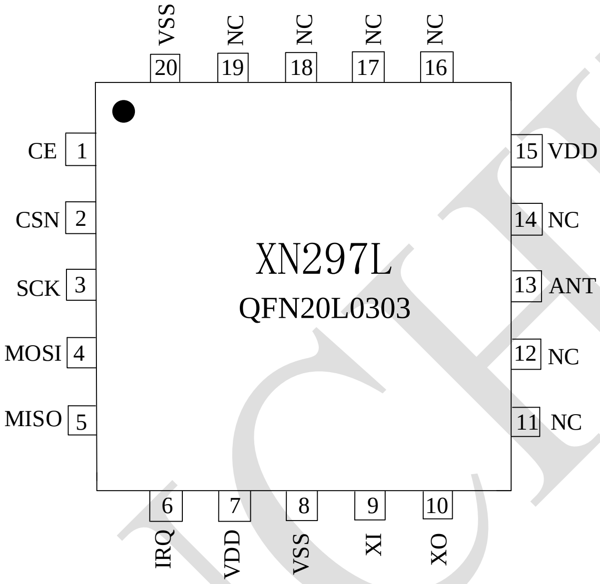

图 2-1 XN297L 芯片引脚图（QFN20 3×3 封装）

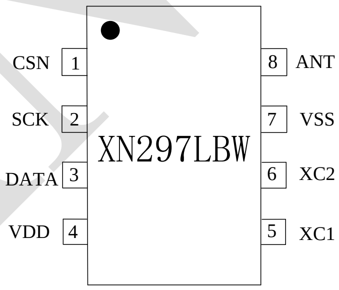

图 2-2 XN297LBW 芯片引脚图（SOP8 封装）

2.2 引脚说明

表 2-1 XN297L 引脚说明（QFN20 3×3 封装）

引脚	符号	描述	引脚	符号	描述
1	CE	模式片选信号	11	NC	/
2	CSN	SPI 片选信号	12	NC	/
3	SCK	SPI 时钟信号	13	ANT	天线接口
4	MOSI	SPI 数据输入信号	14	NC	/

5	MISO	SPI 数据输出信号	15	VDD	电源输入(+2.2-+3.3V 直流)
6	IRQ	中断信号	16	NC	/
7	VDD	电源输入	17	NC	/
8	VSS	地（GND）	18	NC	/
9	XC1	晶振输入	19	NC	/
10	XC2	晶振输出	20	VSS	地（GND）

表 2-2 XN297L 引脚说明（SOP8 封装）

引脚	符号	描述	引脚	符号	描述
1	CSN	SPI 片选信号	5	XC1	晶振输入
2	SCK	SPI 时钟信号	6	XC2	晶振输出
3	DATA	SPI 从机数据输入/输出	7	VSS	地（GND）
4	VDD	电源输入(+2.2-+3.3V 直流)	8	ANT	天线接口

3 主要电特性

条件：VDD=+3V, VSS=0V, TA=25℃

3.1 极限最大额定值

表 3-1 极限最大额定值

符号	参数（条件）	最小	最大	单位
V_{DD}	供电电压	-0.3	3.6	V
V_I	输入电压	-0.3	3.6	V
V_O	输出电压	VSS	VDD	-
Pd	总功耗（温度=-40℃~85℃）	-	300	mW
T_{OP}	工作温度	-40	85	℃
T_{STG}	储藏温度	-40	125	℃

注释：超过一个或多个最大额定值可能对 XN297L 造成永久性损坏。

3.2 电流消耗

表 3-2 电流消耗

符号	参数（条件）	最小	典型	最大	单位
ICC	休眠	-	2	-	uA
	待机模式-I	-	30	-	uA
	待机模式-III	-	650	-	uA
	待机模式-II	-	780	-	uA
	TX 模式@ -35dBm output power	-	9	-	mA
	TX 模式@ -20dBm output power	-	9.5	-	mA
	TX 模式@ 0dBm output power	-	16	-	mA
	TX 模式@ 2dBm output power	-	19	-	mA
	TX 模式@ 8dBm output power	-	30	-	mA
	TX 模式@ 13dBm output power	-	66	-	mA
	RX 模式@ 2Mbps	-	16.5	-	mA
	RX 模式@ 1Mbps	-	15.5	-	mA

	RX 模式@ 250kbps	-	15	-	mA

3.3 RF 指标

表 3-3 RF 指标

符号	参数（条件）	最小	典型	最大	单位
f_{OP}	工作频率	2400	-	2483	MHz
PLL_{res}	PLL 编程分辨率	-	1	-	MHz
f_{XTAL}	晶振频率	-	16	-	MHz
DR	数据速率	0.25	-	2	Mbps
Δf_{250K}	频率偏差为 250kbps	-	150	180	KHz
Δf_{1M}	频率偏差为 1Mbps	-	160	300	KHz
Δf_{2M}	频率偏差为 2Mbps	-	320	550	KHz
FCH_{250K}	通道间隔为 250Kbps	-	1	-	MHz
FCH_{1M}	通道间隔为 1Mbps	-	1	-	MHz
FCH_{2M}	通道间隔为 2Mbps	-	2	-	MHz

注释：不推荐使用整数倍于 16MHz 的频道，如 2400MHz、2416MHz、2432MHz、2448MHz、2464MHz 和 2480MHz。因为接收机的灵敏度在这些信道中会降低约 2dB。

3.4 TX 指标

表 3-4 TX 指标

符号	参数（条件）	最小	典型	最大	单位
PRF	典型输出功率	2	8	11	dBm
$PRFC$	输出功率范围	-35	-	11	dBm
$PBW1$	发射带数据调制的 20dB 带宽 @2Mbps	-	2	-	MHz
$PBW2$	发射带数据调制的 20dB 带宽	-	1	-	MHz

	@1Mbps				
$PBW3$	发射带数据调制的 20dB 带宽@ 250Kbps	-	500	-	KHz

3.5 RX 指标

表 3-5 RX 指标

符号	参数（条件）	最小	典型	最大	单位
RX_{max}	误码率<0.1%时的最大接收幅度	-	0	-	dBm
$RXSENS1$	接收灵敏度 (0.1%BER) @2Mbps	-	-83	-	dBm
$RXSENS2$	接收灵敏度(0.1%BER) @1Mbps	-	-87	-	dBm
$RXSENS3$	接收灵敏度 (0.1%BER) @250Kbps	-	-91	-	dBm
C/I_{CO}	C/I 同道(@2Mbps)	-	10	-	dBc
C/I_{1ST}	第一相邻通道选择性 C/I	-	-6	-	dBc
C/I_{2ND}	第二相邻通道选择性 C/I	-	-10	-	dBc
C/I_{3RD}	第三相邻通道选择性 C/I	-	-22	-	dBc
C/I_{4TH}	第四相邻通道选择性 C/I	-	-28	-	dBc
C/I_{5TH}	第五相邻通道选择性 C/I	-	-34	-	dBc
C/I_{CO}	同频的通道选择性@1Mbps	-	10	-	dBc
C/I_{1ST}	第一相邻通道选择性 C/I	-	1	-	dBc
C/I_{2ND}	第二相邻通道选择性 C/I	-	-18	-	dBc
C/I_{3RD}	第三相邻通道选择性 C/I	-	-23	-	dBc
C/I_{4TH}	第四相邻通道选择性 C/I	-	-28	-	dBc
C/I_{5TH}	第五相邻通道选择性 C/I	-	-32	-	dBc
C/I_{6TH}	第六相邻通道选择性 C/I	-	-35	-	dBc

C/I_{CO}	C/I 同道（@250Kbps)	-	2	-	dBc
C/I_{1ST}	第一相邻通道选择性 C/I	-	-8	-	dBc
C/I_{2ND}	第二相邻通道选择性 C/I	-	-18	-	dBc
C/I_{3RD}	第三相邻通道选择性 C/I	-	-24	-	dBc
C/I_{4TH}	第四相邻通道选择性 C/I	-	-28	-	dBc
C/I_{5TH}	第五相邻通道选择性 C/I	-	-32	-	dBc
C/I_{6TH}	第六相邻通道选择性 C/I	-	-35	-	dBc

3.6 DC 特性

表 3-6 DC 特性

符号	参数（条件）	最小	典型	最大	单位
VDD	供电电压	2.2	3	3.3	V
VSS	地	-	0	-	V
V_{OH}	输出高电平电压	VDD-0.3	-	VDD	V
V_{OL}	输出低电平电压	VSS	-	VSS+0.3	V
V_{IH}	输入高电平电压	VDD-0.3	-	VDD	V
V_{IL}	输入低电平电压	VSS	-	VSS+0.3	V

4 芯片工作状态

本章描述 XN297L 系列芯片的各种工作模式，以及用于控制芯片进入各工作模式的方法。XN297L 芯片自带状态机受控于芯片内部寄存器的配置值和外部引脚信号。

4.1 状态图

图 4-1 是 XN297L 工作状态图，表示 5 种工作模式之间的跳变。XN297L 在 VDD 大于 2.2V 才开始正常工作。即使进入休眠模式，MCU 还是可以通过 SPI 发送配置命令及 CE 管脚使芯片进入其它 5 种状态。

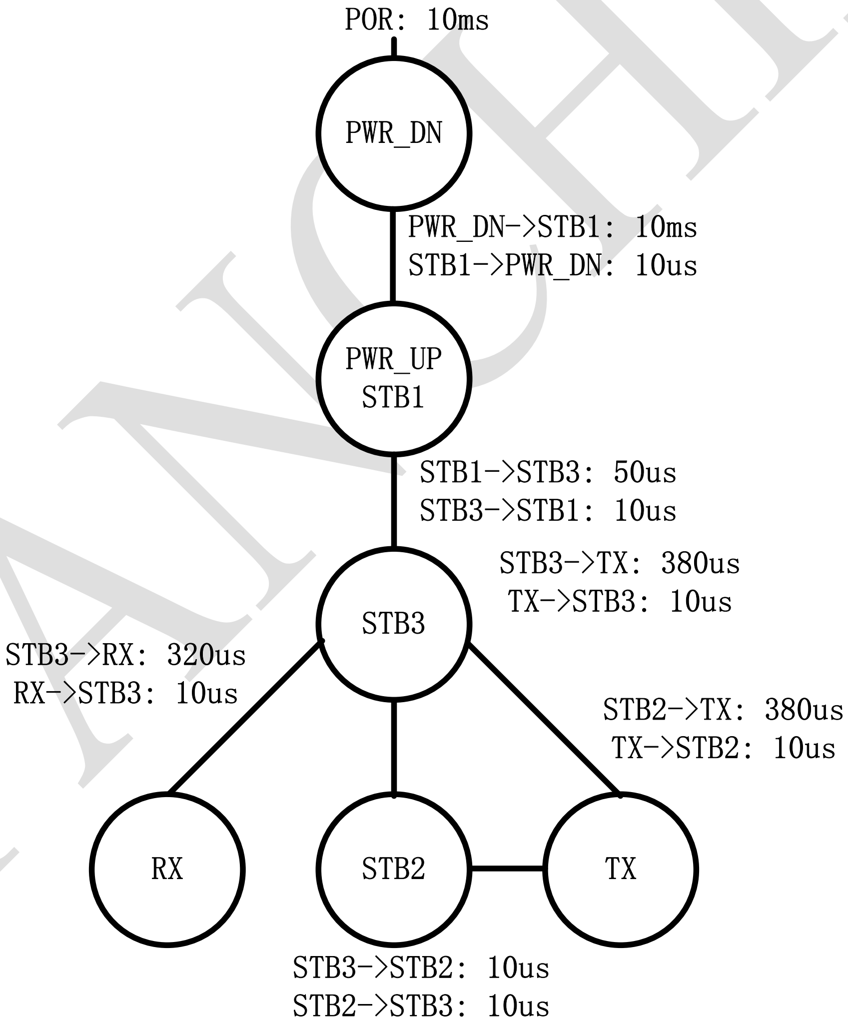

图 4-1 状态图

4.2 操作模式配置

表 4-1 描述了配置操作模式以及功能。

表 4-1 XN297L 操作模式配置

模式		PWR_DN	STB1	STB3	STB2	RX	TX
控制位	PWR_UP	0	1	1	1	1	1
	EN_PM	0	0	1	1	1	1
	CE	0	0	0	1	1	1
	PRIM_RX	X	X	X	0	1	0
	FIFO state	X	X	X	TX FIFO 空	X	数据在 TX FIFOs 中
功能描述	SPI 操作	√	√	√	√	√	√
	保存 reg 值	√	√	√	√	√	√
	晶振起振	X	√	√	√	√	√
	晶振输出	X	X	X	√	√	√
	使能电源管理模块	X	X	√	√	√	√
	使能发射模块	X	X	X	X	X	√
	使能接收模块	X	X	X	X	√	X

4.3 休眠模式

在休眠模式下，XN297L 所有功能关闭，保持电流消耗最小。进入休眠模式后，XN297L 停止工作，但寄存器内容保持不变。休眠模式由寄存器中 PWR_UP 位控制。

4.4 待机模式-I

在待机模式-I 下，芯片维持晶振振荡但不输出给其它模块，其余功能模块均关闭，消耗电流较小。在休眠模式下，通过配置寄存器 PWR_UP 的值为 1，芯片即可进入待机模式-I。而处于发射或接收模式时，可以通过配置 CE 和 EN_PM 控制信号为 0，芯片返回到待机模式-I。

4.5 待机模式-III

在待机模式-I 时，配置 EN_PM 控制信号为 1，芯片进入到待机模式-III。待机模式-III 主要目的是使得芯片的电源管理模块必须先于晶振输出。

4.6 待机模式-II

发送端 TX FIFO 寄存器为空并且 CE 引脚置 1，进入待机模式-II（待机模式-II 通常可以理解为预备发射模式）。此时，晶振有较强的输出驱动能力且芯片的电源管理模块开启。待机模式-II 下，如果有数据包送入 TX FIFO，此时芯片内部锁相环立刻启动工作并且经过一段锁相环的锁定时间后，发射机将数据包发射出去。

4.7 接收模式

当 PWR_UP、PRIM-RX、EN_PM、CE 置 1 时，进入接收模式。

在 RX 模式下，射频部分接收从天线来的信号，将其放大、下变频、滤波和解调，根据地址、校验码、数据长度等，判断是否收包有效，有效收包上传 RX FIFO，上报中断。如果 RX FIFO 是满的，接收的数据包就会被丢弃。

4.8 发射模式

当 PWR_UP、EN_PM 置 1，PRIM-RX 置 0，CE 置 1，且 TX FIFO 中存在有效数据，进入发射模式。

XN297L 在数据包发送完之前都会保持在发送模式。发送完成后，返回到待机模式。XN297L 采用 PLL 开环发射方式，数据包是单包发送的。

5 数据通信模式

XN297L 芯片搭配 MCU 来共同完成通信功能。链路层，如数据组帧、校验、地址判断、数据白化的扰码、数据重传和 ACK 响应等处理是由芯片内部完成的，无需 MCU 参与。

XN297L 芯片可配置为二个不同的 RX FIFO 寄存器（32 字节）或者一个 RX FIFO 寄存器（64 字节）(6 个接收通道共享)、二个不同的 TX FIFO 寄存器（32 字节）或者一个 TX FIFO 寄存器（64 字节）。在休眠模式和待机模式下，MCU 可以访问 FIFO 寄存器。

XN297L 芯片主要有二种数据通信模式：

- 不带自动重传不带 ACK 的通信模式（后简称为普通模式），发射端可以使用命令有 W_TX_PAYLOAD，REUSE_TX_PL 等；
- 带自动重传带 ACK 的通信模式（后简称为增强模式），发射端可以使用命令有 W_TX_PAYLOAD，W_TX_PAYLOAD_NOACK，REUSE_TX_PL 等；接收端可以使用命令有 W_ACK_PAYLOAD 等。

表 5-1 普通模式

通信名称	普通模式	
通信方	PTX	PRX
特点	单向发送	单向接收
发送数据的组帧方式	I	无
开启 REUSE_TX_PL 命令	重复发送前一包数据	无

表 5-2 增强模式

通信名称	增强模式	
通信方	PTX	PRX
特点	发送数据后，等待接收 ACK	接收数据后，回发送 ACK
发送数据的组帧方式	发送数据组帧方式 II	回发送 ACK 组帧方式 III
PTX 使用 REUSE_TX_PL 命令	重复发送前一包数据	每收到一包，回发送 ACK
PTX 使用 W_TX_PAYLOAD 命令 PRX 使用 W_ACK_PAYLOAD 命令	发送数据后，等待接收 ACK PAYLOAD	接收数据后，回发送 ACK PAYLOAD，组帧方式 II
PTX 使用 W_TX_PAYLOAD_NOACK 命令	发送一次数据，不等 ACK，组帧方式 II	接收数据，不回 ACK

5.1 普通模式

普通模式下，发送端从 TX FIFO 寄存器中取出数据并且发送，发送完成后上报中断（中断需要清除），同时 TX FIFO 寄存器清除该数据（TX FIFO 需要清空）；接收端接收到有效的地址和数据时上报中断通知 MCU，随后 MCU 可将该数据从 RX FIFO 寄存器中读出（TX FIFO 和 RX FIFO 需要清空，中断需要清除）。

普通模式，（0X01）EN_AA 寄存器置 0X00，（0X04）SETUP_RETR 寄存器置 0X00，（0X1C）DYNPD 寄存器置 0X00，（0X1D）FEATURE 寄存器的低 3 bit 置 000。

5.2 增强模式

增强模式下，把主动发起通信的一方称为 PTX（主发端），把接收数据并响应的一方称为 PRX（主收端）。PTX 发出数据后等待应答信号，PRX 接收到有效数据后回应答信号。PTX 规定时间内未收到应答信号，自动重新发送数据。自动重传和自动应答功能为 XN297L 芯片自带，无需 MCU 参与。

PTX 在发送数据后自动转到接收模式等待应答信号。如果没有在规定时间内收到正确的应答信号，PTX 将重发相同的数据包，直到收到应答信号，或传输次数超过 ARC 的值（SETUP_RETR 寄存器）产生 MAX_RT 中断。PTX 收到应答信号，即认为数据已经发送成功（PRX 收到有效数据），清除 TX FIFO 中的数据并产生 TX_DS 中断（TX FIFO 和 RX FIFO 需要清空，中断需要清除）。

PRX 每次收到一包有效数据都会回 ACK 应答信号，该数据如果为新数据（PID 值与上一包数据不同）保存到 RX FIFO，否则就丢弃。

增强模式，需要保证 PTX 的 TX 地址（TX_ADDR）、通道 0 的 RX 地址（如 RX_ADDR_P0），以及 PRX 的 RX 地址（如 RX_ADDR_P5）三者相同。例：在图 5-3 中，PTX5 对应 PRX 的数据通道 5，地址设置如下：

- PTX5：TX_ADDR=0xC2C3C4C5C1
- PTX5：RX_ADDR_P0=0xC2C3C4C5C1
- RX： RX_ADDR_P5=0xC2C3C4C5C1

增强模式有如下特征：

- 减少 MCU 的控制，简化软件操作；
- 抗干扰能力强，减少无线传输中因瞬间同频干扰造成的丢包，更易开发跳频算法；
- 重传过程中，减少 MCU 通过 SPI 接口的每次写入待发送数据的操作时间。

5.3 增强发送模式

1、 CE 置 0，CONFIG 寄存器的 PRIM_RX 位先置 0。

2、 当发送数据时，发送地址（TX_ADDR）和有效数据（TX_PLD）通过 SPI 接口按字节写入地址寄存器和 TX FIFO。CSN 引脚为低时，数据写入，CSN 引脚再次为高，数据完成写入。

3、 CE 从 0 置 1，启动发射（CE 至少持续置 1 在 30us 以上，该操作生效）。

4、 自动应答模式下（SETUP_RETR 寄存器置不为 0，ENAA_P0 =1），PTX 发送完数据后立即自动将通道 0 切换到接收模式等待应答信号。如果在有效应答时间范围内收到 ACK 应答信号，则认为数据发送成功，状态寄存器的 TX_DS 位置 1 并自动清除 TX FIFO 中的数据。如果在设定时间范围内没有接收到应答信号，则自动重传数据。

5、 如果自动传输计数器（ARC_CNT）溢出（超过了设定值），则状态寄存器的 MAX_RT 位置 1，不清除 TX FIFO 中的数据。当 MAX_RT 或 TX_DS 为 1 时，IRQ 引脚产生低电平中断（需要使能相应中断）。中断可以通过写状态寄存器来复位。

6、 数据包丢失计数器（PLOS_CNT）在每次产生 MAX_RT 中断后加一。自动传输计数器 ARC_CNT 统计重发数据包的次数; 数据包丢失计数器 PLOS_CNT 统计在达到最大允许传输次数时仍没有发送成功的数据包个数。

7、 产生 MAX_RT 或 TX_DS 中断后，系统进入待机模式。

5.4 增强接收模式

1、 CE 置 0，CONFIG 寄存器的 PRIM_RX 位先置 1。准备接收数据的通道必须被使能（EN_RXADDR 寄存器），所有工作在增强型通信模式下的数据通道的自动应答功能是由 EN_AA 寄存器来使能的，有效数据宽度是由 RX_PW_PX 寄存器来设置的。

2、 接收模式由设置 CE 为 1 启动。

3、 预设的等待时间后，PRX 开始检测无线信号。

4、 接收到有效的数据包后，数据存储在 RX_FIFO 中，同时 RX_DR 位置 1，产生中断。状态寄存器中 RX_P_NO 位显示数据是由哪个通道接收到的。

5、 自动发送 ACK 应答信号。

6、 如果 CE 保持为 1，继续进入接收模式；如果 CE 置为 0，则进入待机模式-III；

7、 MCU 以合适的速率通过 SPI 口将数据读出。

5.5 增强模式下的数据包识别

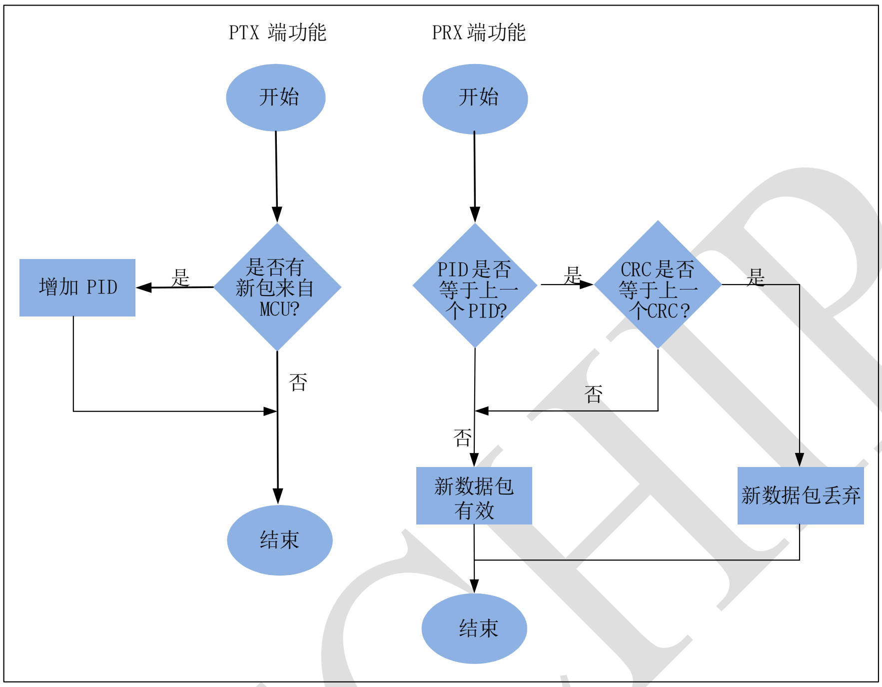

图 5-1 PID 生成和检测

每一包数据都包括两位的 PID（数据包标志位），来帮助接收端识别该数据是新数据包还是重发的数据包，防止多次存入相同的数据包，PID 的生成和检测如图 5-1 所示。发送端从 MCU 取得一包新数据后 PID 值加一。

5.6 增强模式下的 PTX 和 PRX 时序图

如图 5-2 所示的是一次 PTX 和 PRX 通信的芯片内部时序图，使得通信成功必须满足以下两个条件：

- 条件 1、PTX（或 PRX）发射的锁相环稳定+功放使能+锁相环开环的三段时间之和，大于 PRX（或 PTX）接收的锁相环稳定时间 20us 以上，这样可以保证 PTX（或 PRX）发射数据的时间段落在 PRX（或 PTX）接收数据的时间段内，即：

  EX_PA_TIME + TX_SETUP_TIME + TRX_TIME > RX_SETUP_TIME +20us；

- 条件 2、PRX 发送 ACK 的锁相环稳定+功放使能+锁相环开环+发送 ACK 的四段时间之和，小于 PTX 接收的锁相环稳定+等待 ACK 的两端时间之和 80us 以上，保证 PRX 回复 ACK 的时间端落在 PTX 等待 ACK 的时间段内，即：

  EX_PA_TIME + TX_SETUP_TIME + TRX_TIME + SEND_ACK_TIME <

  RX_SETUP_TIME + RX_ACK_TIME - 80us。

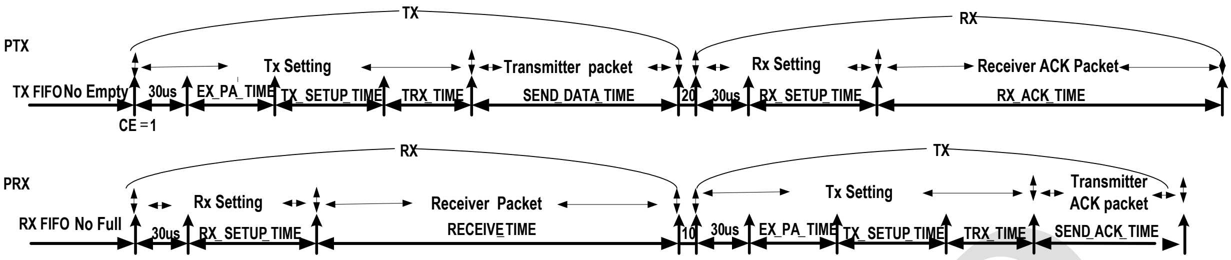

图 5-2 增强模式的时序图

5.7 增强模式下的接收端一对多通信

XN297L芯片作为发射端，对于一对多通信，可以采用不同的地址与多个接收端进行通信。

XN297L芯片作为接收端，可以接收6路不同地址、相同频率的发送端数据。每个数据通道拥有自己的地址。

使能哪些数据通道是通过寄存器EN_RXADDR来设置的。每个数据通道的地址是通过寄存器RX_ADDR_PX来配置的。通常情况下不允许不同的数据通道设置完全相同的地址。如下，表 5-3给出了一例多接收通道地址配置的示例。

表 5-3 多通道地址设置

	Byte 4	**Byte 3**	**Byte 2**	**Byte 1**	**Byte 0**
Data pipe 0(RX_ADDR_P0)	0xF1	0xD2	0xE6	0xA2	0x33
Data pipe 1(RX_ADDR_P1)	0xD3	0xD3	0xD3	0xD3	0xD3
Data pipe 2(RX_ADDR_P2)	0xD3	0xD3	0xD3	0xD3	0xD4
Data pipe 3(RX_ADDR_P3)	0xD3	0xD3	0xD3	0xD3	0xD5
Data pipe 4(RX_ADDR_P4)	0xD3	0xD3	0xD3	0xD3	0xD6
Data pipe 5(RX_ADDR_P5)	0xD3	0xD3	0xD3	0xD3	0xD7

从表 5-3可以看出数据通道0的5byte总共40位的地址都是可配的；数据通道1~5的地址配置为32位共用地址（与数据通道1共用）+8位各自的地址（最低字节）。

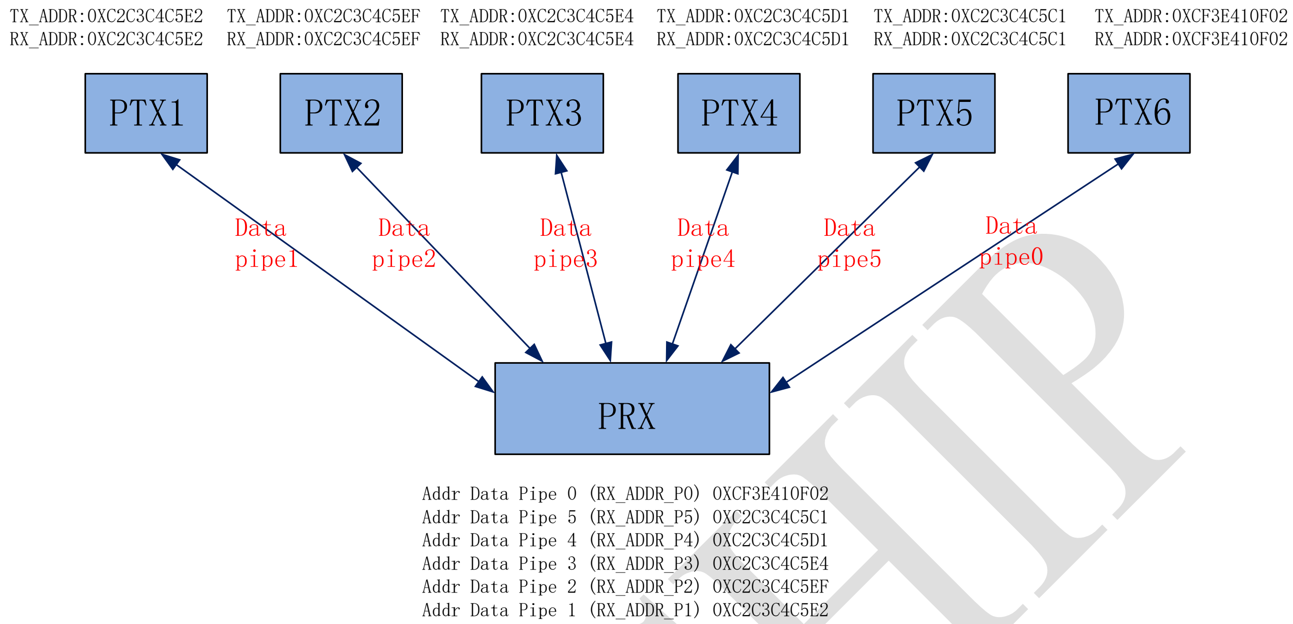

图 5-3 星状网络下的数据管道寻址示例

XN297L 芯片在接收模式下可以与最多 6 路不同通道通信，如图 5-3 所示。每一个数据通道使用不同的地址，共用相同的频道。所有的发射端和接收端设置为增强模式。

PRX 在接收到有效数据后记录 PTX 的 TX 地址，并以此地址为目标地址发送应答信号。PTX 数据通道 0 被用做接收应答信号时，数据通道 0 的 RX 地址要与 TX 地址相等以确保接收到正确的应答信号。图 5-3 给出了 PTX 和 PRX 地址如何配置的例子。

5.8 DATA FIFO

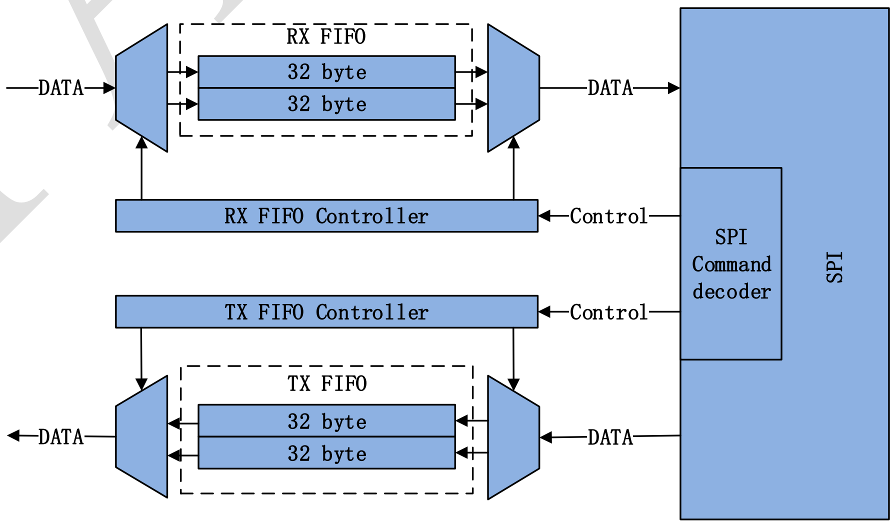

图 5-4 FIFO 框图

XN297L 包含发 TX_FIFO，RX_FIFO。通过 SPI 命令可读写 FIFO。在发送模式下通过 W_TX_PAYLOAD 和 W_TX_PAYLOAD_NO_ACK 指令来写 TX_FIFO。如果产生 MAX_RT 中断，在 TX_FIFO 中的数据不会被清除。在接收模式下通过 R_RX_PAYLOAD 指令读取 RX_FIFO 中的 payload， R_RX_PL_WID 指令读取 payload 的长度。FIFO_STATUS 寄存器指示 FIFO 的状态。

5.9 中断引脚

XN297L 芯片的中断引脚（IRQ）为低电平触发，IRQ 引脚初始状态为高电平，当状态寄存器中 TX_DS、RX_DR 或 MAX_RT 为 1，以及相应的中断上报使能位为 0 时，IRQ 引脚的中断触发。MCU 给相应中断源写‘1’时，清除中断。IRQ 引脚的中断触发可以被屏蔽或者使能，通过设置中断上报使能位为 1，禁止 IRQ 引脚的中断触发。

6 数据包格式描述

6.1 普通模式的数据包格式

普通模式的数据包格式如表 6-1 所示，组帧方式 I。

表 6-1 中地址和数据部分可以选择扰码方式，根据使能/关闭扰码配置位。

表 6-1 普通模式的数据包格式

前导码	地址	有效载荷	CRC
(3 bytes)	(3~5 bytes)	(1~32/64 bytes)	(0/2 bytes)

6.2 增强模式的数据包格式

增强模式的数据包格式如表 6-2 所示，组帧方式 II。

表 6-2 中地址、标识和数据部分可以选择扰码方式，根据使能/关闭扰码配置位。

表 6-2 增强模式的数据包格式

前导码	地址	标识（10bit）			数据	CRC
(3 byte)	(3~5 byte)	数据长度标识	PID 标识	NO_ACK 标识	(0~32/64 byte)	(0/2 byte)
		(7bit)	(2bit)	(1bit)		

6.3 增强模式的 ACK 包格式

增强模式的 ACK 包格式如表 6-3 所示，组帧方式 III。

表 6-3 中地址和标识部分需要选择与 PTX 相同的使能/关闭扰码方式。

表 6-3 增强模式的 ACK 数据包格式

前导码	地址	标识(10bit)			CRC
(3 byte)	(3~5 byte)	数据长度标识	PID 标识	NO_ACK 标识	(0/2 byte)
		(7bit)	(2bit)	(1bit)	

6.4 数据包组件描述

6.4.1 前导码

XN297L 中的前导码长度为 3 个字节。前导码的比特序列是固定的，它不能由寄存器配置。前导码用于使接收器解调器与输入比特流同步。

6.4.2 地址

寄存器将地址宽度配置为 3,4 或 5 个字节。接收器对来自发送器的数据包进行解调，如果数据包的地址与接收器的地址相同，它会把后续有效负载保存在 RX FIFO 中，否则丢弃后续有效负载并恢复同步。

6.4.3 标识

分组控制字段由 10 比特组成，其包含 7 比特的数据长度标识字段，2 比特 PID（数据包标识）字段和 1 比特 NO_ACK 标识。仅存在于增强模式中。

6.4.3.1 数据长度标识

数据长度标识由 7 比特组成。有效载荷的长度可以是 0 到 64 个字节。

编码：0000000 = 0 字节（仅用于空 ACK 数据包），1000000 = 64 字节。

仅当启用动态有效载荷长度功能时才使用此字段。

6.4.3.2 NO_ACK 标识

NO_ACK 标识仅在 XN297L 处于增强模式时使用。使用此功能时，PTX 在发送数据包后直接进入待机模式。PRX 在收到数据包时不发送 ACK 数据包。

6.4.4 有效载荷

有效载荷可以是 0 到 64 字节，其中包含用户定义的信息。

在普通模式下，发射机和接收机具有相同的静态长度。不同于普通模式，增强模式具有动态有效载荷长度，静态有效载荷长度除外。

利用静态有效载荷长度，发射器和接收器之间的所有数据包都具有相同的长度。静态有效载荷长度由接收器侧的 RX_PW_Px 寄存器设置。在发送器上，有效载荷长度由时钟输入 TX_FIFO 的字节数设置，并且必须等于接收器侧 RX_PW_Px 寄存器中的值。

DPL 启用动态有效负载长度。这意味着发送器将具有可变有效载荷长度的数据包发送到接收器。MCU 可以使用 R_RX_PL_WID 命令而不是使用 RX_PW_Px 寄存器来读取接收到的有效负载的长度。为了使能 DPL，必须先使能 FEATURE 寄存器中的 EN_DPL 位。在 RX 模式下，必须设置 DYNPD 寄存器。如果要将 PTX 发送给一个使能 DPL 的 PRX，这个 PTX 必须设置 DYNPD 的 DPL_P0 位。

6.4.5 CRC

CRC 是数据包中的强制性错误检测机制。它在 CONFIG 寄存器中设置使能位和字节数。 如果启用了 CRC，接收器将检查接收到的数据包的 CRC。如果它们不相同，接收方将丢弃数据而不产生中断。如果 CRC 被禁用，当地址相同时，接收器将把数据保存在 FIFO 中。

7 SPI控制接口

XN297L 芯片通过 SPI 控制接口对各寄存器进行读写操作。XN297L 芯片作为从机，SPI 接口的数据率一般取决于 MCU 的接口速度，其最大的数据传输率为 4Mbps。为了省电，在休眠模式和待机模式-Ⅰ，SPI 的最大传输速率为 1Mbps。

SPI 接口是标准的 SPI 接口见表 7-1，可以使用 MCU 的通用 I/O 口模拟 SPI 接口。CSN 引脚为 0 时，SPI 接口等待执行指令。CSN 引脚由 1 到 0 变化一次就执行一条指令。在 CSN 引脚由 1 变 0 后可以通过 MISO 来读取状态寄存器的内容。

表 7-1 SPI 接口

引脚名称	I/O 接口方向	功能描述
IRQ	输出	信号为低电平有效，由三个可屏蔽中断源控制
CE	输入	信号为高电平有效，用于在 RX 或 TX 模式下激活芯片
CSN	输入	SPI 片选
SCK	输入	SPI 时钟
MOSI	输入	SPI 从数据输入
MISO	输出	SPI 从数据输出

7.1 SPI 指令格式

SPI 指令格式如表 7-2 所示。

<指令字节: 高位到低位(每字节)>

<数据字节: 低字节到高字节，每一字节高位在前>

表 7-2 SPI 指令

命令名称	命令字 （二进制）	后带数据 （字节数）	操作
R_REGISTER	000A AAAA	1 to 5 低字节在前	读状态寄存器 AAAAA=5bit 寄存器地址
W_REGISTER	001A AAAA	1 to 5 低字节在前	写状态寄存器 AAAAA=5bit 寄存器地址 仅在休眠和待机模式-I 下执行。
R_RX_PAYLOAD	0110 0001	1 to 32/64 低字节在前	读接收数据，读操作通常由第 0 字节开始，读完过后数据将从 RX FIFO 中删除，接收模式下执行。
W_TX_PAYLOAD	1010 0000	1 to 32/64 低字节在前	写发射数据，写操作通常由 0 字节开始。

FLUSH_TX	1110 0001	0	清 TX FIFO。
FLUSH_RX	1110 0010	0	清 RX FIFO。
REUSE_TX_PL	1110 0011	0	用在 PTX 端，再次使用最后一帧发送的数据并且发送。该命令在刚发送数据并执行 FLUSH_TX 命令后可用。该命令不可以在发送数据的过程中使用。
ACTIVATE DEACTIVATE	0101 0000	1	用该命令后跟数据 0x73，将激活以下功能 • R_RX_PL_WID • W_TX_PAYLOAD_NOACK • W_ACK_PAYLOAD 该命令仅在休眠模式和待机模式下执行。 用该命令后跟数据 0x8C，将关闭上述功能。
R_RX_PL_WID	0110 0000	0	读 RX FIFO 最顶部 RX-payload 数据宽度。
W_ACK_PAYLOAD	1010 1PPP	1 to 64 低字节在前	Rx 模式可用 写 PIPE PPP（PPP 的值从 000 到 101）响应 ACK 时同时回传的数据。最多可设置 2 个 ACK 数据包。同 PIPE 的数据将以先进先出的原则发送。 写操作通常从 0 字节开始。
W_TX_PAYLOAD_NO-ACK	1011 0000	1 to 32/64 低字节在前	写发射数据，写操作通常由 0 字节开始。TX 模式下执行，使用该命令发送数据不判自动应答。
CE_FSPI_ON	1111 1101	1	SPI 命令使 CE 内部逻辑置 1，用该命令后跟数据 0x00。
CE_FSPI_OFF	1111 1100	1	SPI 命令使 CE 内部逻辑置 0，用该命令后跟数据 0x00。
RST_FSPI_HOLD RST_FSPI_RELS	0101 0011	1	用该命令后跟数据 0x5A，使得进入复位状态并保持。 用该命令后跟数据 0xA5，使得释放复位状态并开始正常工作。
NOP	1111 1111	0	无操作。

R_REGISTER 和 W_REGISTER 寄存器可能操作单字节或多字节寄存器。当访问多字节寄存器时首先要读/写的是最低字节的高位。对于多字节寄存器可以只写部分字节，没有写的高字节保持原有内容不变。例如：RX_ADDR_P0 寄存器的最低字节可以通过写一个字节给寄存器 RX_ADDR_P0 来改变。

7.2 SPI 时序

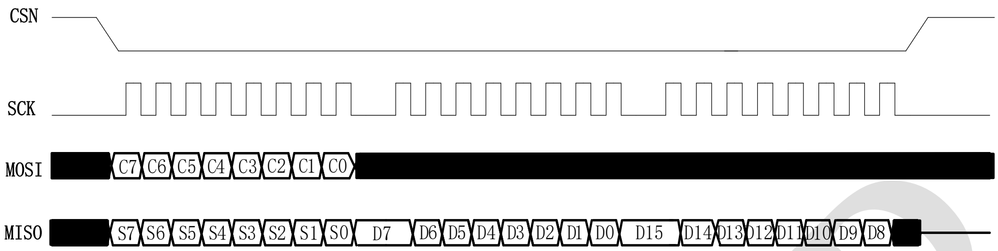

图 7-1 SPI 读操作

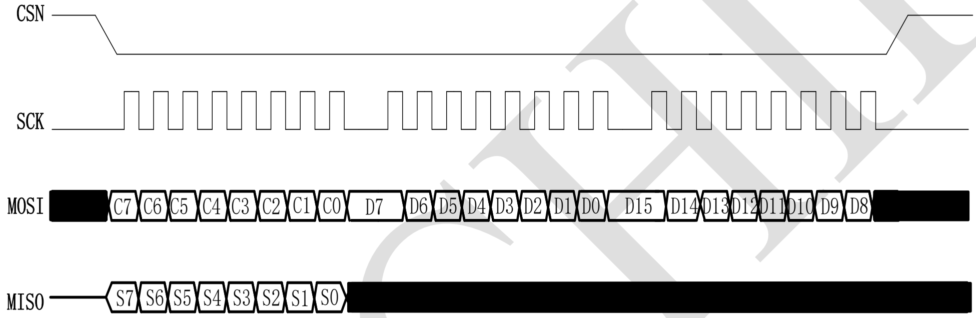

图 7-2 SPI 写操作

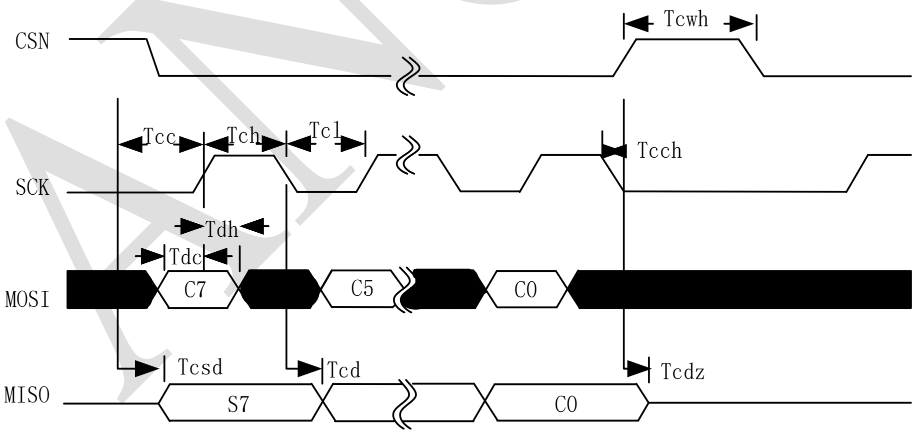

图 7-3 SPI NOP 操作时序图

表 7-3 SPI 操作参考时间

Symbol	Parameters	Min	Max	Units
Tdc	数据建立时间	15	-	ns
Tdh	数据保持时间	2	-	ns
Tcsd	CSN 信号有效时间	-	40	ns
Tcd	SCK 信号有效时间	-	51	ns
Tcl	SCK 信号低电平时间	38	-	ns

Tch	SCK 信号高电平时间	38	-	ns
Fsck	SCK 信号频率	-	8	MHz
Tr,Tf	SCK 信号上升下降时间	-	110	ns
Tcc	CSN 信号建立时间	2	-	ns
Tcch	CSN 信号保持时间	2	-	ns
Tcwh	CSN 无效时间	49	-	ns
Tcdz	CSN 信号高阻抗	-	40	ns

*注：表 7-3 的参数可根据选择的 MCU 进行调整

图 7-1~图 7-3 和表 7-3 给出了 SPI 操作及时序。在图中用到了下面的符号：

C_i-SPI 指令位

S_i-状态寄存器位

D_i-数据位（备注：由低字节到高字节，每个字节中高位在前）

其中：$i = 1、2、3……n$。

8 控制寄存器

可以通过 SPI 读写操作表 8-1 中的寄存器，来配置和控制 XN297L。

表 8-1 寄存器映射

地址（hex）	寄存器	BIT	复位后的默认值	读写	说明
00	CONFIG				工作寄存器
	EN_PM	7	0	R/W	进入 STB3 模式 （前提 PWR_UP=1） 1: 进入 STB3 0: 进入 STB1 （在 STB3 模式下必须等待 50us 以上，才能跳转其它工作状态）
	MASK_RX_DR	6	0	R/W	接收数据成功的中断上报使能位 1: 中断不反映到 IRQ 引脚 0: RX_DR 中断反映到 IRQ 引脚
	MASK_TX_DS	5	0	R/W	发送数据成功的中断上报使能位 1: 中断不反映到 IRQ 引脚 0: TX_DS 中断反映到 IRQ 引脚
	MASK_MAX_RT	4	0	R/W	发送失败并达到最大传输次数的中断上报使能位 1: 中断不反映到 IRQ 引脚 0: MAX_RT 中断反映到 IRQ 引脚
	EN_CRC	3	1	R/W	CRC 使能位 1: CRC 使能，2byte 0: CRC 不使能，并且不判 CRC 校验
	N/A	2	0	R/W	保留，需要置 1
	PWR_UP	1	0	R/W	芯片使能位 1: POWER_UP 0: POWER_DOWN
	PRIM_RX	0	0	R/W	RX/TX 控制位 1: PRX 0: PTX
01	EN_AA Enhanced Burst	-	-	-	接收通道的自动应答使能 （接收端的 EN_AA 不为 0X00 时，为增强模式）
	Reserved	7:6	00	R/W	Only 00 allowed
	ENAA_P5	5	0	R/W	使能 pipe5 自动应答
	ENAA_P4	4	0	R/W	使能 pipe4 自动应答

	ENAA_P3	3	0	R/W	使能 pipe3 自动应答
	ENAA_P2	2	0	R/W	使能 pipe2 自动应答
	ENAA_P1	1	0	R/W	使能 pipe1 自动应答
	ENAA_P0	0	1	R/W	使能 pipe0 自动应答
02	EN_RXADDR	-	-	-	接收通道使能
	Reserved	7:6	00	R/W	Only 00 allowed
	ERX_P5	5	0	R/W	使能 data pipe 5
	ERX_P4	4	0	R/W	使能 data pipe 4
	ERX_P3	3	0	R/W	使能 data pipe 3
	ERX_P2	2	0	R/W	使能 data pipe 2
	ERX_P1	1	0	R/W	使能 data pipe 1
	ERX_P0	0	1	R/W	使能 data pipe 0
03	SETUP_AW	-	-	-	地址宽度设置
	Reserved	7:2	000000	R/W	Only 000000 allowed
	AW	1:0	11	R/W	RX/TX 地址宽度 00: 无效 01: 3 字节 10: 4 字节 11: 5 字节 如果地址宽度设置低于 5 字节，地址使用低字节
04	SETUP_RETR	-	-	-	自动传输设置
	ARD	7:4	0000	R/W	自动传输延时 0000 :250µs 0001 :500µs 0010 :750µs …… 1111: 4000µs
	ARC	3:0	0011	R/W	自动传输次数设置 0000: 普通模式 0001～1111: 增强模式 0001: 增强 1 次传输 0002: 增强 2 次传输 …… 1111: 增强 15 次传输
05	RF_CH	-	-	-	通信频道设置
	Reserved	7	0	R/W	Only 0 allowed
	RF_CH	6:0	1001110	R/W	设置使用频道为 Channel=RF_CH + 2400
06*	RF_SETUP	-	-	-	通信参数配置
	RF_DR	7:6	00	R/W	数据速率 01: 2Mbps 00: 1Mbps

					11: 250kbps 10: 保留
	PA_GC	5:3	111	R/W	PA 的 driver 级输出幅度，可以调节发射功率大小 111: 幅度大 …… 000: 幅度小
	PA_PWR	2:0	111	R/W	PA 的输出级功率选择，可以调节发射功率大小 111: 输出功率大 …… 000: 输出功率小
07	STATUS				状态寄存器
	Reserved	7	0	R/W	Only 0 allowed
	RX_DR	6	0	R/W	RX FIFO 接收数据中断位， 在新数据被接收并到达 RX FIFO 时产生中断。 写 1 清中断
	TX_DS	5	0	R/W	TX FIFO 发送数据成功中断位， 在不带自动重传模式下，数据发送完成后产生中断； 在带自动重传模式下，仅在发送端收到 ACK 信号后才会将该位置高。 写 1 清中断
	MAX_RT	4	0	R/W	发送达到最大传输次数未成功中断位。 写 1 清中断 产生该中断后，继续进行通信必须先清该中断
	RX_P_NO	3:1	111	R	可从 RX_FIFO 读取的 pipe 号 000-101: pipe 号 110: Not Used 111: RX_FIFO 空
	TX_FULL	0	0	R	TX FIFO 满标志 1: TX FIFO 满 0: TX FIFO 未满可用
08	OBSERVE_TX	-	-	-	传输状态寄存器
	PLOS_CNT	7:4	0	R	丢包计数器 该计数器达到最大值 15 时将停止计数， 该计数器在写 RF_CH 时被复位， 未复位该值时可以继续进行通信
	ARC_CNT	3:0	0	R	自动重传的传输次数计数器

					传输加一次，ARC_CNT 加一； 在 ARC_CNT 达到 ARC 限定值时，视为丢包，并将 PLOS_CNT 加一； 当新数据写入 TX FIFO 时该计数器复位。
09*	DATAOUT	-	-	-	数据读取寄存器 （前提 DATAOUT_SEL=0）
	ANADATA7	7	0	R	接收机实时 RSSI 值的第 3 位（最高位）（测试用）
	ANADATA6	6	0	R	接收机实时 RSSI 值的第 2 位（测试用）
	ANADATA5	5	0	R	接收机实时 RSSI 值的第 1 位（测试用）
	ANADATA4	4	0	R	接收机实时 RSSI 值的第 0 位（测试用）
	ANADATA3	3	0	R	接收机成功收包的 RSSI 值的第 3 位（最高位）
	ANADATA2	2	0	R	接收机成功接收包的 RSSI 值的第 2 位
	ANADATA1	1	0	R	接收机成功接收包的 RSSI 值的第 1 位
	ANADATA0	0	0	R	接收机成功接收包的 RSSI 值的第 0 位
0A	RX_ADDR_P0	39:0	0xE7E7E7E7E7	R/W	data pipe 0 的接收地址，最长 5 字节。（由低字开始写。地址长度由 SETUP_AW 定义）
0B	RX_ADDR_P1	39:0	0xC2C2C2C2C2	R/W	data pipe 1 的接收地址，最长 5 字节。（由低字开始写。地址长度由 SETUP_AW 定义）
0C	RX_ADDR_P2	7:0	0xC3	R/W	data pipe 2 的接收地址，仅最低位，高位等于 RX_ADDR_P1[39:8]
0D	RX_ADDR_P3	7:0	0xC4	R/W	data pipe 3 的接收地址，仅最低位，高位等于 RX_ADDR_P1[39:8]
0E	RX_ADDR_P4	7:0	0xC5	R/W	data pipe 4 的接收地址，仅最低位，高位等于 RX_ADDR_P1[39:8]
0F	RX_ADDR_P5	7:0	0xC6	R/W	data pipe 5 的接收地址，仅最低位，高位等于 RX_ADDR_P1[39:8]
10	TX_ADDR	39:0	0xE7E7E7E7E7	R/W	发送端地址（由低字节开始写） 只能在配置为 PTX 模式的芯片中使用，需要设置 RX_ADDR_P0 等于该地址以便接收 ACK 自动应答。
11	RX_PW_P0	-	-	-	data pipe 0 中的 RX payload 的数据长度

	Reserved	7	0	R/W	Only 0 allowed
	RX_PW_P0	6:0	0000000	R/W	data pipe 0 中的 RX payload 的数据长度（1 到 32/64 字节） 0: 该 Pipe 未用 1 = 1 byte … 32/64 = 32/64bytes
12	RX_PW_P1	-	-	-	data pipe 1 中的 RX payload 的数据长度
	Reserved	7	0	R/W	Only 0 allowed
	RX_PW_P1	6:0	0000000	R/W	data pipe 1 中的 RX payload 的数据长度（1 到 32/64 字节） 0: 该 Pipe 未用 1 = 1 byte … 32/64 = 32/64 bytes
13	RX_PW_P2	-	-	-	data pipe 2 中的 RX payload 的数据长度
	Reserved	7	0	R/W	Only 0 allowed
	RX_PW_P2	6:0	0000000	R/W	data pipe 2 中的 RX payload 的数据长度（1 到 32/64 字节） 0: 该 Pipe 未用 1 = 1 byte … 32/64 = 32/64 bytes
14	RX_PW_P3				data pipe 3 中的 RX payload 的数据长度
	Reserved	7	0	R/W	Only 0 allowed
	RX_PW_P3	6:0	0000000	R/W	data pipe 3 中的 RX payload 的数据长度（1 到 32/64 字节） 0: 该 Pipe 未用 1 = 1 byte … 32/64 = 32/64 bytes
15	RX_PW_P4	-	-	-	data pipe 4 中的 RX payload 的数据长度
	Reserved	7	0	R/W	Only 0 allowed
	RX_PW_P4	6:0	0000000	R/W	data pipe 4 中的 RX payload 的数据长度（1 到 32/64 字节） 0: 该 Pipe 未用 1 = 1 byte … 32/64 = 32/64 bytes

16	RX_PW_P5	-	-	-	data pipe 5 中的 RX payload 的数据长度
	Reserved	7	0	R/W	Only 0 allowed
	RX_PW_P5	6:0	0000000	R/W	data pipe 5 中的 RX payload 的数据长度（1 到 32/64 字节） 0: 该 Pipe 未用 1 = 1 byte … 32/64 = 32/64 bytes
17	FIFO_STATUS	-	-	-	FIFO 状态寄存器
	N/A	7	0	R	保留
	TX_REUSE	6	0	R	调用上一帧数据发送的指示位 在使用REUSE_TX_PL命令后，该位为1，重传上一次发送中最后一帧数据。该位可以由命令W_TX_PAYLOAD、W_TX_PAY-LOAD_NOACK、DEACTIVATE、FLUSH TX进行复位操作。
	TX_FULL	5	0	R	TX FIFO 满标志位 1: TX FIFO 满 0: TX FIFO 可用
	TX_EMPTY	4	1	R	TX FIFO 空标志位 1: TX FIFO 空 0: TX FIFO 有数据
	N/A	3	0	R	保留
	N/A	2	0	R	保留
	RX_FULL	1	0	R	RX FIFO 满标志位 1: RX FIFO 满 0: RX FIFO 可用
	RX_EMPTY	0	1	R	RX FIFO 空标志位 1: RX FIFO 空 0: RX FIFO 有数据
N/A	TX_PLD	255:0	X	W	TX 发送数据 通过 SPI 命令写入 TX 数据，数据被存放在 2 级 32 字节或 1 级 64 字节 FIFO 中
N/A	RX_PLD	255:0	X	R	RX 接收数据 通过 SPI 命令读出 RX 数据，数据被存放在 2 级 32 字节或 1 级 64 字节 FIFO 中，所有 RX PIPE 共享同一个 FIFO
19*	DEMOD_CAL	7:0	-	-	调制解调参数寄存器 （可由方案需要来配置）

	CHIP	7	0	R/W	设置芯片是否进入测试模式 1: 进入测试模式 0: 退出测试模式
	CARR	6:5	00	R/W	设置芯片是否进入载波测试模式 11: 进入单载波测试模式，且 CHIP 置 1 00: 退出单载波模式
	GAUS_CAL	4:1	0111	R/W	高斯滤波器输出到 DAC 的信号幅度调整，该输出信号大小是发射调制频偏大小的决定因素之一 1111: 幅度较小 …. 1000: 幅度中等 …. 0000: 幅度较大
	Scramble_en	0	1	R/W	扰码功能是否使能，开启扰码功能可以对于待发送的数据进行白化操作，从而减少长 1 长 0 数据， 使能扰码功能需要收发两端进行相同配置 1: 使能扰码 0: 关闭扰码
1A*	RF_CAL2	47:0	-	-	补充射频寄存器 （一般使用默认值）
	N/A	47:46	01	R/W	保留
	BW_500K	45	0	R/W	滤波器带宽选择 0：窄带宽 1：宽带宽
	GC_500K	44	1	R/W	滤波器增益选择 0：低增益 1：高增益
	IRQ_inv_sel	43	0	R/W	IRQ（EN_PA）输出是否取反 1：输出取反 0：输出不取反
	CLKOUT_Z_sel	42	0	R/W	CLKOUT 引脚是否为高阻输出 1：CLKOUT PIN 为高阻输出 0：CLKOUT PIN 作为 Output
	CE_L_sel	41	0	R/W	CE 引脚弱下拉电阻是否使能 1：CE 引脚弱下拉电阻使能 0：CE 引脚弱下拉电阻不使能
	MISO_Z_sel	40	0	R/W	MISO 引脚是否为高阻输出 1：MISO PIN 为高阻输出 0：MISO PIN 作为 Output

	IRQ_Z_sel	39	0	R/W	IRQ 引脚是否为高阻输出 1：IRQ PIN 为高阻输出 0：IRQ PIN 作为 Output
	PA_ramp_sel	38:37	01	R/W	选择 PA ramp up 的方式 00：No ramp up 01：4us ramp each step 10：从半电流开始 ramp 11：2us ramp each step
	OSC_IC	36	1	R/W	OSC 的激励电流选择 1：×1 0：×0.75
	CLK_SEL	35:34	10	R/W	内部晶振信号输出频率选择 00: 16MHz 01: 8MHz 10: 4MHz 11: 2MHz
	EN_STBII_RX2TX	33	1	R/W	PTX 端在从发送模式转为接收模式过程中短暂进入待机模式-II 使能位，进入待机模式-II 会使得除 DVDD 的 LDO 之外的其余 LDO 都休眠一次 1: 使能 0: 不使能
	BPF_CTRL_BW	32	0	R/W	接收中频滤波器的 1dB 带宽选择 1: ×1 0: ×0.85
	BPF_CTRL_GAIN	31	1	R/W	接收中频滤波器增益控制 1: 5dB 0: 19dB
	VCOBUF_IC	30:29	01	R/W	VCO 驱动 MIXH 的驱动器电流选择 00: 600uA 01: 800uA 10: 1mA 11: 1.2mA
	VCO_CT	28:27	01	R/W	VCO 负载添加电容选择 00: 电容少，VCO 频率高 11: 电容多，VCO 频率低
	CAL_VREF_SEL	26	1	R/W	VCO 自动校正参考电压选择 1: 1.15V 0: 1.25V
	SPI_CAL_EN	25	0	R/W	VCO 单次触发自动校正过程 每次该位从 0 置 1 的过程都会触发一次 VCO 自动校正过程

					此外，在改变工作频道和从待机进入收发状态下，也会触发 VCO 自动校正过程
	PREAMP_CTM	24:22	011	R/W	PA 的 driver 级的负载电容选择 000: 399fF 100: 171fF 111: 0fF
	DA_LPF_BW	21	1	R/W	DAC 的滤波带宽选择 1: 宽带 0: 窄带
	RX_CTM	20:19	01	R/W	LNA 的谐振频率（负载电容）选择， 00: 2.45GHz 01: 2.52GHz 10: 2.59GHz 11: 2.66GHz
	RCCAL_EN	18	1	R/W	接收带通滤波器的自动校正使能 1: 使能 0: 不使能
	EN_VCO_CAL	17	1	R/W	VCO 自动校正使能位 1: 使能 0: 不使能
	PRE_BC	16:14	100	R/W	预分频器直流电流选择 000: ×1 001&010: ×1.5 100&011: ×2 101&110: ×2.5 111: ×3
	VCO_CODE_IN	13:10	1000	R/W	VCO 频段选择位， 仅在 EN_VCO_CAL 为 0 时有效 1111: 高频段 0000: 低频段
	RCCAL_IN	9:4	010100	R/W	接收带通滤波器中频校正位设置， 仅在 RCCAL_EN 为 0 时有效 111111: 中频中心频率低 000000: 中频中心频率高
	CPSEL	3:2	01	R/W	锁相环电荷泵电流设置 RX TX 00: 26uA 26uA 01: 26uA 52uA 10: 52uA 78uA 11: 78uA 104uA
	DATAOUT_SEL	1	0	R/W	数据读取选择位，置 0

	RSSI_SEL	0	1	R/W	RSSI 信号采样点选择 1: 采样信号经过滤波器 0: 采样信号不经滤波器（测试用）
1B	DEM_CAL2	23:0	-	-	补充解调参数寄存器 （一般使用默认值）
	PIN	23:21	000	R/W	设置芯片进入测试模式后的输出 PIN（MISO 引脚/IRQ 引脚） 000（且 CHIP 为 0）为工作模式，作数据输出和中断输出 000（且 CHIP 为 1）为测试灵敏度模式，作解调数据和时钟输出 110（且 CHIP 为 1）为测试接收模式，作 limit I 和 Q 两路输出
	EN_RX	20	0	R/W	接收通道是否与锁相环同时开启 1: 同时打开 0: 分时打开
	DELAY1	19	0	R/W	锁相环开环是否使能，锁相环使能开环状态可以作为发射的载波漂移测试 1: 锁相环使能开环 0: 锁相环开环受状态机控制
	DELAY0	18	0	R/W	解调器是否叠加收报的初始偏移量，解调器不叠加初始偏移量可作为接收灵敏度测试 1: 不叠加初始偏移量 0: 叠加初始频偏，接收状态下可以抵消由于中心频偏引起的误码
	TH1	17	1	R/W	在待机模式-II 下，LDO（除 DVDD 的 LDO 外）是否使能， 在测试模式下，测试发射单载波和接收灵敏度时该位置 1 1: 使能 0: 不使能
	PTH	16:13	0110	R/W	接收机数字解调器前导码相关阈值设置，24 位前导码的相关阈值 =PTH+16 1000: 24 位 0110: 22 位 0000: 16 位
	SYNC_SEL	12	1	R/W	接收机数字解调器的 4 倍采样，取几点相关上计算该位数据正确 1: 3bit 0: 2bit

	DECOD_INV	11	1	R/W	前导码是否按位取反，一般置 1 使能该功能需要收发两端进行 1: 不按位取反 0: 按位取反
	GAIN1	10:7	1110	R/W	解调器的数据中心值调整环路的基准波形的幅度，置 1110
	GAIN2	6:1	000101	R/W	解调器的数据中心值调整环路的根据基准波形的调整速度，置 000101
	AGGRESSIVE	0	1	R/W	解调器的码率同步单元的速度选择 1: 大步长调整，速度快 0: 小步长调整，速度慢
1C	DYNPD	-	-	-	动态 PAYLOAD 长度使能
	Reserved	7:6	00	R/W	Only 00 allowed
	DPL_P5	5	0	R/W	使能 PIPE 5 动态 PAYLOAD 长度 (需要 EN_DPL 和 ENAA_P5)
	DPL_P4	4	0	R/W	使能 PIPE 4 动态 PAYLOAD 长度 (需要 EN_DPL 和 ENAA_P4)
	DPL_P3	3	0	R/W	使能 PIPE 3 动态 PAYLOAD 长度 (需要 EN_DPL 和 ENAA_P3)
	DPL_P2	2	0	R/W	使能 PIPE 2 动态 PAYLOAD 长度 (需要 EN_DPL 和 ENAA_P2)
	DPL_P1	1	0	R/W	使能 PIPE 1 动态 PAYLOAD 长度 (需要 EN_DPL 和 ENAA_P1)
	DPL_P0	0	0	R/W	使能 PIPE 0 动态 PAYLOAD 长度 (需要 EN_DPL 和 ENAA_P0)
1D*	FEATURE	7:0	-	R/W	特征寄存器
	Reserved	7	0	R/W	Only 00 allowed
	MUX_PA_IRQ	6	0	R/W	选择 IRQ 信号输出还是 EN_PA 信号输出到 PIN 0：IRQ 信号输出到 PIN 1：EN_PA 信号输出到 PIN
	CE_SEL	5	0	R/W	使能 CE 用命令方式开启 0：CE 由 CE 的引脚控制 1：CE 由命令方式控制
	DATA_LEN_SEL	4:3	00	R/W	数据长度选择 11: 64byte（512bit）模式 00: 32byte（256bit）模式
	EN_DPL	2	0	R/W	使能动态 PAYLOAD 长度
	EN_ACK_PAY	1	0	R/W	使能 ACK 带 PAYLOAD
	EN_NOACK	0	0	R/W	使能 W_TX_PAYLOAD_NOACK 命令
1E*	RF_CAL	23:0	-	R/W	射频参数寄存器 （可由方案需要来配置）

	EN_CLK_OUT	23	0	R/W	内部晶振信号输出选择 1: 时钟信号输出到 CLK_OUT 的 PAD 2: 不输出
	DA_VREF_MB	22:20	101	R/W	DAC 的比较电路的正端参考电压 正端参考电压较大，DAC 输出幅度较大 111: 正端参考电压较大 000: 正端参考电压较小
	DA_VREF_LB	19:17	110	R/W	DAC 的比较电路的负端参考电压 负端参考电压较大，DAC 输出幅度较小 111: 负端参考电压较小 000: 负端参考电压较大
	DA_LPF_CTRL	16	1	R/W	DAC 的输出幅度控制位 1: 输出幅度×0.8 倍 0: 输出幅度×0.5 倍
	RSSI_EN	15	0	R/W	RSSI 使能位 1: RSSI 使能 0: RSSI 不使能
	RSSI_Gain_CTR	14:13	01	R/W	RSSI 的信号增益衰减的选择位 00: 不衰减 01: -6dB 10: -12dB 11: -18dB
	MIXL_GC	12	1	R/W	接收 MIXL 的增益选择 1: 14dB 0: 8dB
	PA_BC	11:10	11	R/W	PA 输出级的直流电流选择位 00: ×1 01: ×2 10: ×3 11: ×4
	LNA_GC	9:8	11	R/W	LNA 增益选择 11: 17dB 10: 11dB 01: 5.4dB 00: -0.4dB
	VCO_BIAS	7:5	111	R/W	VCO 电流设置 000: 900uA 001: 1050uA 010: 1200uA 011: 1350uA

					100: 1500uA 101: 1650uA 110: 1800uA 111: 1950uA
	RES_SEL	4:3	10		芯片偏置电流的负载选择 00: 26kR 01: 24kR 10: 22kR 11: 20kR
	LNA_HCURR	2	1	R/W	设置 LNA 高电流使能 1: 高电流 0: 低电流
	MIXL_BC	1	1	R/W	接收 MIXL 电流选择 1: ×1 0: ×0.5
	IB_BPF_TRIM	0	0	R/W	接收带通滤波器的电流选择 1: ×1 0: ×0.5
1F*	BB_CAL	7:0 15:8 23:16 31:24 39:32	-	R/W	数字基带参数寄存器 （一般使用默认值）
	Reserved	39:32	01000110	R/W	Only 0X01000110 allowed
	INVERTER	31	1	R/W	进入 RX_block 前是否取反 RX 通路数据 1: 取反 0: 保持不变
	DAC_MODE	30	0	R/W	dac_out[5:0] 是否需要取反输出，dac_out[5:0]为 DAC 数据输入端 1:dac_out[5:0]<= [0:5] 0:dac_out[5:0]<= [5:0]
	DAC_BASAL	29:24	011100	R/W	预发送阶段的 DAC 数据输入的初始值
	TRX_TIME	23:21	011	R/W	锁相环开环到开始发射数据的时间间隔，时间长度计算： TRX_TIME×8+7.5，单位为 us
	EX_PA_TIME	20:16	00111	R/W	发射锁相环使能到 PA 使能的时间间隔，时间长度计算： EX_PA_TIME×16，单位为 us
	TX_SETUP_TIME	15:11	01101	R/W	发射 PA 使能到锁相环开环的时间间隔，时间长度计算： TX_SETUP_TIME×16，单位为 us

	RX_SETUP_TIME	10:6	10100	R/W	RX 射频通路锁相环稳定时间， 时间长度计算： RX_SETUP_TIME×16，单位为 us
	RX_ACK_TIME	5:0	001010	R/W	PTX 转为接收模式后等待 ACK 的最长时间，超出该时间则认为本次传输失败， 2Mbps 模式下的时间长度计算： RX_ACK_TIME×16，单位为 us 1Mbps 模式下的时间长度计算： RX_ACK_TIME×32，单位为 us 250kbps 模式下的时间计算： RX_ACK_TIME×128，单位为 us

*注 1：表 8-1 的配置为 0X1B、0X1F 寄存器的默认值可以工作；0X19、0X1A 、0X1E 寄存器为需要配置的寄存器。

*注 2：当访问多字节寄存器/地址/数据时，读/写顺序为低字节在前高字节在后。单个字节内部高 bit 在前低 bit 在后。

9 应用参考图

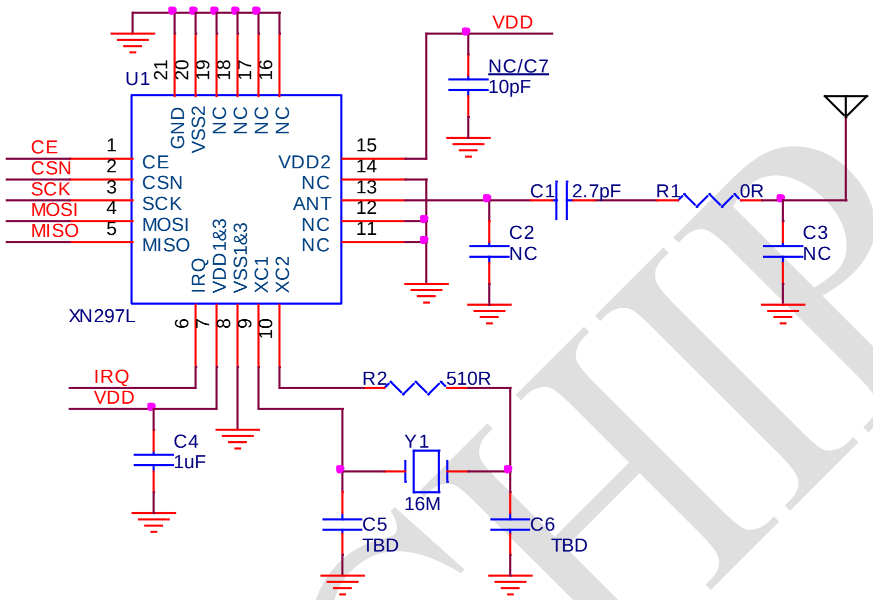

图 9-1 XN297L 芯片 QFN20 3*3 封装形式下的原理图

注 1：NC 引脚可以悬空。

注 2：R1，C2 和 C3 用于输出频谱杂散滤波，如果不需要满足 RF 监管标准，可以省略它们。

注 3：XC2 引脚连接 510 欧姆电阻，以确保所有类型的晶体振荡器都能正常工作。

注 4：C5 和 C6 的推荐值为 15~36 pF，具体取决于晶体负载电容。

注 5：C7 可以是 NC。

注 6：C1 的推荐值为 4~10 pf。

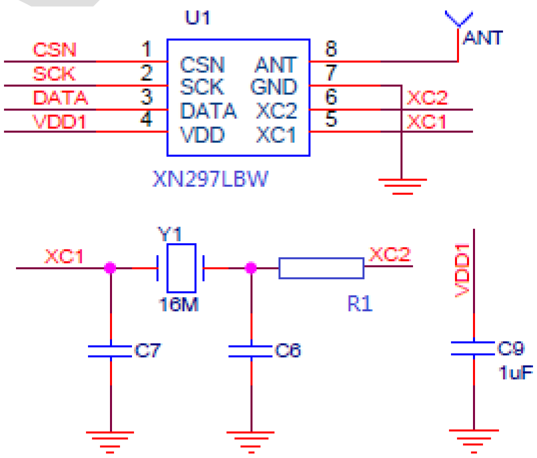

图 9-2 XN297L 芯片 SOP8 封装形式下的原理图

注 1：QFN20 引脚 3×3 封装的 XN297L 原理图注意事项也适用于 SOP8 封装

10 封装尺寸

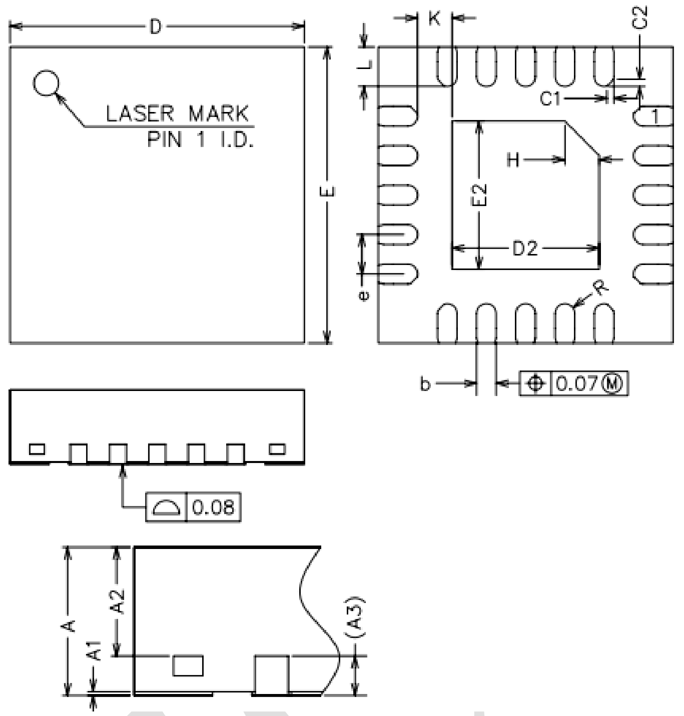

图 10-1 XN297L 芯片 QFN20 3*3 封装图

表 10-1 QFN20 3*3 封装尺寸

符号	最小	正常	最大
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20RF		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.40	1.50	1.60
E2	1.40	1.50	1.60
e	0.30	0.40	0.50
H	0.35REF		
K	0.35REF		
L	0.35	0.40	0.45
R	0.085	-	-
C1	-	0.07	-
C2	-	0.07	-

注 1：计量单位是毫米。

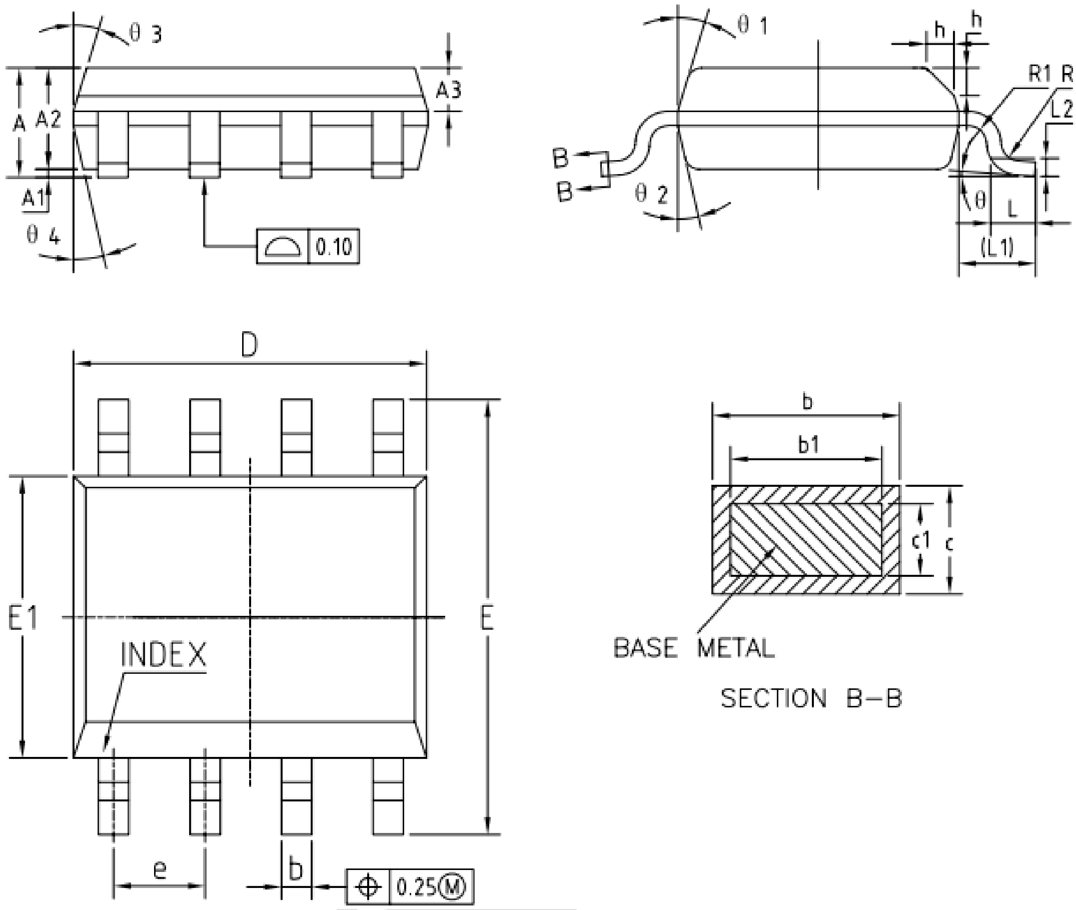

图 10-2 XN297LBW 芯片的 SOP8 封装图

表 10-2 SOP8 封装尺寸

符号	最小	正常	最大
A	1.35	1.55	1.75
A1	0.10	0.15	0.25
A2	1.25	1.40	1.65
A3	0.50	0.60	0.70
b	0.38	-	0.51
b1	0.37	0.42	0.47
c	0.17	-	0.25
c1	0.17	0.20	0.23
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
L	0.45	0.60	0.80
L1	1.04REF		

L2	0.25BSC		
R	0.07	-	-
R1	0.07	-	-
h	0.30	0.40	0.50
Ø	0°	-	8°
Ø1	15°	17°	19°
Ø2	11°	13°	15°
Ø3	15°	17°	19°
Ø4	11°	13°	15°

深圳市动能世纪科技有限公司
公司地址：深圳市福田区振中路国利大厦1139-1142
南山分部地址:深圳市南山区打石一路国际创新谷6栋B座1111室
电话：0755-83134419
传真：0755-82519151
公司网址：www.dnsj88.com
EMAIL:dnsj@dn-ic.com
邮编：518031